

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-145681

(43)Date of publication of application : 29.05.1998

(51)Int.Cl.

H04N 5/335

H01L 27/146

(21)Application number : 08-292450

(71)Applicant : SONY CORP

(22)Date of filing : 05.11.1996

(72)Inventor : UENO TAKAHISA

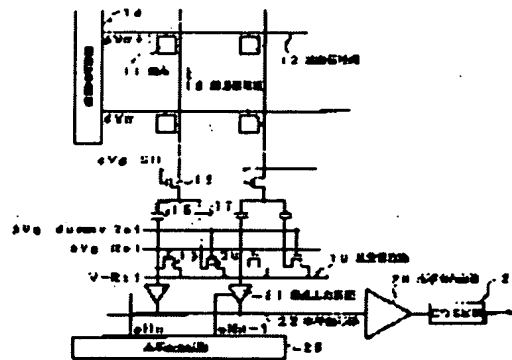
(54) SOLID-STATE IMAGE PICKUP DEVICE AND ITS DRIVE METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate remaining fixed pattern noise of longitudinal stripes resulting from dispersion in the characteristic of circuits as well as fixed pattern noise resulting from dispersion in characteristics of picture elements.

SOLUTION: In an amplifier type solid-state image pickup device that provides an output of a voltage for a signal from a pixel 11, each input of a load capacitor 16 and a dummy capacitor 17 is connected to an output terminal of a sampling switch 15, and each output of the capacitors 16, 17 is connected properly to a reference potential line 18 via reference switches 19, 20.

Furthermore, an output of the load capacitor 16 is connected to an input terminal of a vertical output circuit 21 and a signal voltage V_{sigl} in a bright state and a signal voltage V_{sigd} in a dark state are read through the same signal path to eliminate not only a fixed pattern noise resulting from dispersion in the characteristic of the pixel 11 but also a fixed pattern noise of longitudinal stripes resulting from dispersion in the characteristic of the circuit.



LEGAL STATUS

[Date of request for examination]

11.06.2001

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-145681

(43)公開日 平成10年(1998) 5月29日

(51)Int.Cl.⁸

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

P

H 0 1 L 27/146

H 0 1 L 27/14

A

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21)出願番号 特願平8-292450

(22)出願日 平成8年(1996)11月5日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 上野 貴久

東京都品川区北品川6丁目7番35号 ソニー株式会社内

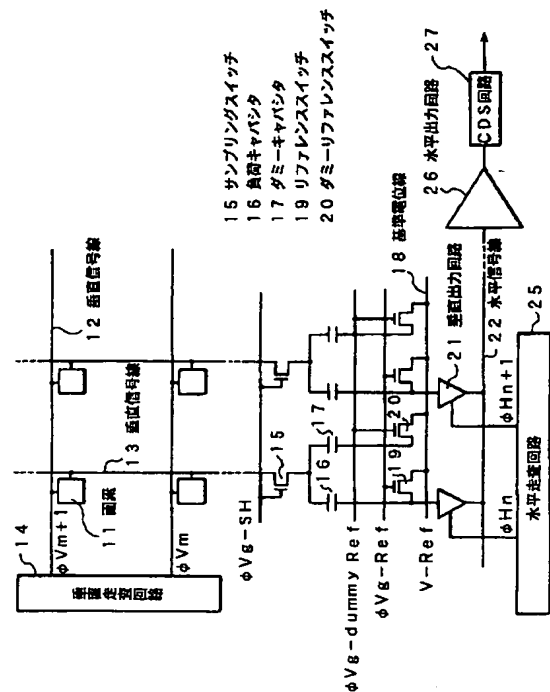
(74)代理人 弁理士 船橋 國則

(54)【発明の名称】 固体撮像装置およびその駆動方法

(57)【要約】

【課題】 画素の特性バラツキに起因する固定パターンノイズは除去できるが、回路の特性バラツキに起因する縦筋状の固定パターンノイズが残る。

【解決手段】 画素11の信号を電圧で出力する増幅型固体撮像装置において、サンプリングスイッチ15の出力端に負荷キャパシタ16およびダミーキャパシタ17の各入力側を接続し、これらキャパシタ16、17の各出力側をリファレンススイッチ19、20によって適宜基準電位線18に接続するとともに、負荷キャパシタ16の出力側を垂直出力回路21の入力端に接続し、明時の信号電圧 V_{sig1} と暗時の信号電圧 V_{sigd} とを同一の信号経路にて読み出すことにより、画素11の特性バラツキに起因する固定パターンノイズのみならず、回路の特性バラツキに起因する縦筋状の固定パターンノイズをも除去する。



【特許請求の範囲】

【請求項1】 行列状に配列された複数の画素と、
前記複数の画素の各出力端が列単位で接続された垂直信号線に一端が接続された第1のスイッチ手段と、
前記第1のスイッチ手段の他端に各一端が共通に接続された第1、第2の蓄積手段と、
前記第1、第2の蓄積手段の各他端と基準電位点との間にそれぞれ接続された第2、第3のスイッチ手段と、
前記第1の蓄積手段の他端と水平信号線との間に接続された水平選択スイッチを含む垂直出力回路とを各列ごとに備えたことを特徴とする固体撮像装置。

【請求項2】 前記垂直出力回路は、前記第1の蓄積手段の他端に入力端が接続されたソースフォロワ回路と、前記ソースフォロワ回路の出力端と前記水平信号線との間に接続された水平選択スイッチとからなることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記垂直出力回路を介して前記水平信号線に順に読み出される2つの信号の差分をとる回路を有することを特徴とする請求項1記載の固体撮像装置。

【請求項4】 行列状に配列された複数の画素と、前記複数の画素の各出力端が列単位で接続された垂直信号線に一端が接続された第1のスイッチ手段と、前記第1のスイッチ手段の他端に各一端が共通に接続された第1、第2の蓄積手段と、前記第1、第2の蓄積手段の各他端と基準電位点との間にそれぞれ接続された第2、第3のスイッチ手段と、前記第1の蓄積手段の他端と水平信号線との間に接続された水平選択スイッチを含む垂直出力回路とを各列ごとに備えた固体撮像装置の駆動方法であって、

水平ブランキング期間において、まず、前記第2のスイッチ手段のオン状態で前記第1のスイッチ手段をオンさせて明時の信号をサンプリングし、続いて前記第1のスイッチ手段をオフさせて前記明時の信号を前記第1の蓄電手段にホールドし、
次に前記第2のスイッチ手段をオフさせ、続いてオフ状態にある前記第3のスイッチ手段をオンさせ、
次に前記第1のスイッチ手段を再びオンさせて暗時の信号をサンプリングし、前記第1のスイッチ手段を再びオフさせて前記暗時の信号を前記第2の蓄電手段にホールドし、

次いで水平有効期間において、前記水平選択スイッチをオンさせて前記第1の蓄電手段の出力側の電圧を前記水平信号線に読み出し、続いて前記第2のスイッチ手段をオンさせて基準電位を前記水平信号線に読み出すことを特徴とする固体撮像装置の駆動方法。

【請求項5】 前記水平信号線によって時間軸上で相前後して伝送される前記第1の蓄電手段の出力側の電圧と前記基準電位との差分をとることを特徴とする請求項4記載の固体撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置およびその駆動方法に関し、特に画素そのものが増幅機能を持ち、かつ画素の信号を電圧で出力する増幅型固体撮像装置およびその駆動方法に関する。

【0002】

【従来の技術】増幅型固体撮像装置としては、CMD (Charge Modulation Device)、BASIS (Base Stored Image Sensor)、BCMD (Bulk Charge Modulation Device) などが知られている。この増幅型固体撮像装置では、画素そのものに増幅機能を持たせるために、MOS構造等の能動素子を用いて画素を構成していることから、能動素子の特性（しきい値電圧 V_{th} 等）のバラツキがそのまま画像信号に乗ってきてしまう。この特性のバラツキは、画素それぞれに固定の値を持つため、画面上に固定パターンノイズ (FPN; Fixed Pattern Noise) として現れる。

【0003】この画素の特性バラツキに起因する固定パターンノイズを除去すべくなされた増幅型固体撮像装置の従来例を図7に示す。同図において、画素101が行列状に多数配列されており、各画素101の制御入力端が行単位で垂直選択線102の各々に接続され、各出力端が列単位で垂直信号線103の各々に接続されている。垂直選択線102の各一端は、垂直走査回路104の各行の出力端に接続されている。垂直走査回路104は、シフトレジスタなどによって構成され、垂直走査パルス ϕV (…、 ϕV_m 、 ϕV_{m+1} 、…) を順に出力する。

【0004】垂直信号線103の各々には、NchMOSトランジスタからなる2つのサンプリングスイッチ105s、105nの各ドレインが接続されている。サンプリングスイッチ105sのゲートには、画素101から出力される画素リセット前の明時の信号電圧をサンプリングするための動作パルス ϕOPS が印加される。また、サンプリングスイッチ105nのゲートには、画素101から出力される画素リセット後の暗時の信号電圧をサンプリングするための動作パルス ϕOPN が印加される。

【0005】サンプリングスイッチ105s、105nの各ソースは、2つのキャパシタ106s、106nの各一端にそれぞれ接続されている。これらキャパシタ106s、106nは、明時の信号電圧と暗時の信号電圧とをそれぞれホールドするために設けられたものであり、各他端が共に接地されている。サンプリングスイッチ105s、105nの各ソースはさらに、NchMOSトランジスタからなる2つの水平選択スイッチ107s、107nの各ドレインにそれぞれ接続されている。

【0006】水平選択スイッチ107s、107nの各ソースは水平信号線108に接続され、各ゲートは水平走査回路109の各列の出力端に接続されている。水平

走査回路109は、シフトレジスタなどによって構成され、各列ごとに水平選択スイッチ107sおよび水平選択スイッチ107nを順にオンさせるための水平走査パルス ϕH (…、 ϕH_n 、 ϕH_{n+1} 、…)を出力する。水平信号線108は水平出力回路110の入力端に接続されている。水平出力回路110の出力端はCDS(相関二重サンプリング)回路111の入力端に接続されている。

【0007】次に、上記構成の従来装置における固定パターンノイズの除去のための回路動作について説明する。

【0008】水平ブランキング期間において、垂直走査回路104による垂直走査によってある行が選択されると、その選択された行の画素101の画素リセット前の明時の信号電圧と画素リセット後の暗時の信号電圧とが順にサンプリングスイッチ105s、105nによってサンプリングされ、かつキャパシタ106s、106nにホールドされる。

【0009】次に、水平有効期間において、水平走査回路109による水平走査によってある列が選択され、その選択された列の水平選択スイッチ107s、107nが順にオンすることにより、キャパシタ106s、106nにホールドされた明時の信号電圧と暗時の信号電圧とが順次水平信号線108に読み出される。これにより、明時の信号電圧と暗時の信号電圧とが、時間軸上において列単位で相前後して水平信号線108によって伝送され、水平出力回路110を経てCDS回路111に供給される。

【0010】そして、このCDS回路111において、時間軸上で相前後する明時の信号電圧と暗時の信号電圧との相関二重サンプリングが行われ、その差分がとられることによってノイズ成分が相殺される。その結果、画素101のしきい値電圧 V_{th} などの特性バラツキに起因する固定パターンノイズの除去された信号が得られることになる。

【0011】

【発明が解決しようとする課題】しかしながら、上述した従来の増幅型固体撮像装置では、画素101の特性バラツキに起因する固定パターンノイズについては除去できるものの、垂直信号線103と水平信号線108との間のサンプルホールド回路において明時と暗時の信号の流れが異なっていることから、このサンプルホールド回路で信号に乗ってくる成分があった場合には、CDS回路111での相関二重サンプリング後もこの成分が残る。

【0012】このサンプルホールド回路から乗ってくる成分として存在するのは、サンプリングスイッチ105s、105nの分配ノイズなどがある。この成分が回路特性のバラツキによって列間で異なる場合には、相関二重サンプリング後に残る成分も列間においてばらつくこ

とになり、これが画面上に縦筋状の固定パターンノイズとして現れることになる。

【0013】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、画素の特性バラツキに起因する固定パターンノイズのみならず、回路の特性バラツキに起因する縦筋状の固定パターンノイズをも抑圧することが可能な固体撮像装置およびその駆動方法を提供することにある。

【0014】

【課題を解決するための手段】本発明による固体撮像装置は、行列状に配列された複数の画素と、これら画素の各出力端が列単位で接続された垂直信号線に一端が接続された第1のスイッチ手段と、この第1のスイッチ手段の他端に各一端が共通に接続された第1、第2の蓄積手段と、これら蓄積手段の各他端と基準電位点との間にそれぞれ接続された第2、第3のスイッチ手段と、第1の蓄積手段の他端と水平信号線との間に接続された水平選択スイッチを含む垂直出力回路とを各列ごとに備えた構成となっている。

【0015】本発明による駆動方法は、上記構成の固体撮像装置を駆動するに当たり、水平ブランキング期間において、先ず、第2のスイッチ手段のオン状態で第1のスイッチ手段をオンさせて明時の信号をサンプリングし、続いて第1のスイッチ手段をオフさせて明時の信号を第1の蓄電手段にホールドし、次に第2のスイッチ手段をオフさせ、続いてオフ状態にある第3のスイッチ手段をオンさせ、次に第1のスイッチ手段を再びオンさせて暗時の信号をサンプリングし、第1のスイッチ手段を再びオフさせて暗時の信号を第2の蓄電手段にホールドし、次いで水平有効期間において、水平選択スイッチをオンさせて第1の蓄電手段の出力側の電圧を水平信号線に読み出し、続いて第2のスイッチ手段をオンさせて基準電位を水平信号線に読み出すようにする。

【0016】上記構成の固体撮像装置およびその駆動方法において、水平ブランキング期間に先ず、第2のスイッチ手段のオン状態で第1のスイッチ手段をオンさせて画素リセット後の明時の信号をサンプリングし、これを第1のスイッチ手段をオフさせることによって第1の蓄電手段にホールドする。このとき、第1のスイッチ手段のスイッチングに伴うノイズ成分が第1の蓄電手段に乗ってくる。次に、第2のスイッチ手段をオフさせる。このとき、第1の蓄電手段の入力側がフローティング状態にあるため、第1の蓄電手段に第2のスイッチ手段のスイッチングに伴うノイズ成分は乗ってこない。

【0017】その後、第3のスイッチ手段をオンさせ、続いて第1のスイッチ手段を再びオンさせて画素をリセットするなどして得られる暗時の信号をサンプリングし、これを第1のスイッチ手段をオフさせることによって第2の蓄電手段にホールドする。このとき、第1のスイッチ手段の出力側に第2の蓄電手段が接続されている

ことから、明時の信号をホールドした場合と同様に、第2の蓄電手段に第1のスイッチ手段のスイッチングに伴うノイズ成分が乗る。

【0018】その結果、第1の蓄電手段の出力側には、第1、第2の蓄電手段に乗った縦筋状の固定パターンノイズの一因となる回路の特性バラツキ、即ち第1のスイッチ手段のスイッチングに伴うノイズ成分がキャンセルされ、しかも明時の信号と暗時の信号との差分、即ち画素の特性バラツキに起因する固定パターンノイズが除去された信号成分に基準電位が加算されて出力される。

【0019】次いで、水平有効期間において、水平選択スイッチをオンさせて第1の蓄電手段の出力側の電圧、即ち信号成分(明時の信号と暗時の信号との差分)に基準電位が加算された信号を水平信号線に読み出す。続いて、第2のスイッチ手段をオンさせて基準電位を読み出す。

【0020】これにより、信号成分に基準電位が加算された信号と基準電位とが時間軸上において列単位で相前後して水平信号線によって水平出力回路へ伝送される。そして、後段の回路において、信号成分に基準電位が加算された信号と基準電位との差分をとることにより、両信号に共通に乗る垂直出力回路における列間の回路の特性バラツキがキャンセルされる。その結果、画素の特性バラツキに起因する固定パターンノイズのみならず、回路の特性バラツキに起因する縦筋状の固定パターンノイズが除去された信号が得られる。

【0021】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しつつ詳細に説明する。

【0022】図1は、本発明の一実施形態を示す概略構成図である。図1において、画素11が行列状に多数配列されており、各画素11の制御入力端が行単位で垂直選択線12の各々に接続され、各出力端が列単位で垂直信号線13の各々に接続されている。画素11からは、信号が電圧として垂直信号線13に出力される。垂直選択線12の各一端は、垂直走査回路14の各行の出力端に接続されている。垂直走査回路14は、シフトレジスタなどによって構成され、垂直走査パルス ϕV (\dots , ϕV_m , ϕV_{m+1} , \dots)を順に出力する。

【0023】垂直信号線13の各々には、NchMOSトランジスタからなるサンプリングスイッチ(第1のスイッチ手段)15のドレインが接続されている。このサンプリングスイッチ15のゲートには、画素11から画素リセット前の明時の信号電圧と、画素11をリセットするなどして得られる暗時の信号電圧(以下、画素リセット後の暗時の信号電圧と称する)とをそれぞれ読み出すためのサンプリングパルス $\phi Vg-SH$ が印加される。サンプリングスイッチ15のソースには、負荷キャパシタ(第1の蓄積手段)16およびダミーキャパシタ(第2の蓄積手段)17の各一端が接続されている。

【0024】負荷キャパシタ16の他端とリファレンス電位 $V-Ref$ を与える基準電位線18との間には、MOSトランジスタからなるリファレンススイッチ(第2のスイッチ手段)19が接続されている。同様に、ダミーキャパシタ17と基準電位線18の間には、MOSトランジスタからなるダミーリファレンススイッチ(第2のスイッチ手段)20が接続されている。このリファレンススイッチ19のゲートにはリファレンスパルス $\phi Vg-Ref$ が、ダミーリファレンススイッチ20のゲートにはダミーリファレンスパルス $\phi Vg-dummy Ref$ がそれぞれ印加される。

【0025】負荷キャパシタ16の他端にはさらに、垂直出力回路21の入力端が接続されている。垂直出力回路21の出力端は水平信号線22に接続されている。この垂直出力回路21は、例えば図2に示すように、電源 Vdd とグランドとの間に直列に接続されたドライブMOSトランジスタQ1および負荷MOSトランジスタQ2からなるソースフォロワ回路23と、ドライブMOSトランジスタQ1のソースと水平信号線22との間に接続されたMOSトランジスタからなる水平選択スイッチ24とから構成されている。ソースフォロワ回路23において、負荷MOSトランジスタQ2のゲートには、所定のバイアス電圧 $Vg-load$ が印加されている。

【0026】この水平選択スイッチ24のゲートは、水平走査回路25の各列の出力端に接続されている。水平走査回路25は、シフトレジスタなどによって構成され、水平選択スイッチ24を順にオンさせるための水平走査パルス ϕH (\dots , ϕH_n , ϕH_{n+1} , \dots)を出力する。水平信号線22は水平出力回路26の入力端に接続されている。水平出力回路26の出力端はCDS(相関二重サンプリング)回路27の入力端に接続されている。

【0027】次に、上記構成の本発明の一実施形態に係る増幅型固体撮像装置において、画素11の特性バラツキに起因する固定パターンノイズと共に、回路バラツキに起因する縦筋状の固定パターンノイズを除去するための駆動方法について、図3のタイミングチャートを用いて説明する。

【0028】まず、信号電圧をサンプルホールドするまでの動作($t_1 \sim t_6$)について、図4の動作説明図を参照しつつ説明する。

【0029】水平ブランキング期間において、まず、時点 t_1 でサンプリングパルス $\phi Vg-SH$ が“H”レベルになり、サンプリングスイッチ15がオン状態となることで、画素リセット前の明時の信号電圧 V_{sig1} がサンプリングされる。このとき、リファレンスパルス $\phi Vg-Ref$ が“H”レベルにあり、リファレンススイッチ19がオン状態にあるため、負荷キャパシタ16の出力側電位はリファレンス電位 $V-Ref$ にある。

【0030】次に、時点 t_2 において、サンプリングパ

7

ルス ϕ Vg-SHが“L”レベルに遷移し、サンプリングスイッチ15がオフ状態となることにより、明時の信号電圧 V_{sig1} が負荷キャパシタ16にホールドされる。この際、サンプリングスイッチ(SH Tr)15のカットオフ時のスイッチングに伴うノイズ成分 V_{α} が負荷キャパシタ16に乗ってくる。

【0031】次に、時点 t_3 において、リファレンスパルス ϕ Vg-Ref が“L”レベルに遷移し、これにตอบสนองしてリファレンススイッチ19がオフ状態となる。このとき、サンプリングスイッチ15がオフ状態にあることにより、負荷キャパシタ16の入力側がフローティング状態にあるため、負荷キャパシタ16にリファレンススイッチ(Ref Tr)19のカットオフ時のスイッチングに伴うノイズ成分 V_{β} は乗ってこない。

【0032】次に、時点 t_4 でダミーリファレンスパルス ϕ Vg-dummy Refが“H”レベルとなり、ダミーリファレンススイッチ20がオン状態となった後、時点 t_5 において、サンプリングパルス ϕ Vg-SHが再び“H”レベルになり、サンプリングスイッチ15がオン状態となることで、画素リセット後の暗時の信号電圧 V_{sigd} がサンプリングされる。

【0033】次に、時点 t_6 において、サンプリングパルス ϕ Vg-SHが“L”レベルに遷移し、サンプリングスイッチ15がオフ状態となることにより、暗時の信号電圧 V_{sigd} がダミーキャパシタ17にホールドされる。この際、サンプリングスイッチ15の出力側にダミーキャパシタ17が接続されていることから、明時の信号電圧 V_{sig1} をホールドした場合と同様に、ダミーキャパシタ17にサンプリングスイッチ15のスイッチングに伴うノイズ成分 V_{α} が乗る。

【0034】このように、サンプリングスイッチ15の出力端に負荷キャパシタ16およびダミーキャパシタ17の各入力側を接続し、これらキャパシタ16、17の各出力側をリファレンススイッチ19、20によって適宜基準電位線18に接続するとともに、負荷キャパシタ16の出力側を垂直出力回路21の入力端に接続し、上述した手順で駆動することにより、負荷キャパシタ16の出力側には、 $(V_{sigd} - V_{sig1} + V_{-Ref})$ という相関二重サンプリングされた信号電圧が導出される。

【0035】すなわち、相関二重サンプリング動作を受け持つ回路(負荷キャパシタ16およびリファレンススイッチ19)と対称な形でダミーの回路(ダミーキャパシタ17およびダミーリファレンススイッチ20)を設け、相関二重サンプリングを行うとともに、明時の信号電圧 V_{sig1} と暗時の信号電圧 V_{sigd} とを同一の信号経路を経由して読み出すことにより、画素11の特性バラツキに起因する固定パターンノイズのみならず、縦筋状の固定パターンノイズの一因となる回路の特性バラツキ、即ちサンプリングスイッチ15のスイッチング

8

に伴うノイズ成分が除去された信号電圧が得られる。

【0036】続いて、水平信号線22に信号電圧を出力する動作($t_7 \sim t_8$)について説明する。

【0037】水平有効期間において、水平走査回路25から順次水平走査パルス ϕ H($\dots, \phi H_n, \phi H_{n+1}, \dots$)が出力され、時点 t_7 である列の垂直出力回路21における水平選択スイッチ24(図2を参照)がオン状態となることにより、その列の信号電圧($V_{sigd} - V_{sig1} + V_{-Ref}$)が垂直出力回路21を介して水平信号線22に読み出される。

【0038】次に、時点 t_8 において、リファレンスパルス ϕ Vg-Ref が“H”レベルとなり、リファレンススイッチ19がオン状態となることにより、リファレンス電位 V_{-Ref} が垂直出力回路21を介して水平信号線22に読み出される。このとき、ダミーリファレンスパルス ϕ Vg-dummy Refは“L”レベルに遷移する。ただし、ダミーリファレンスパルス ϕ Vg-dummy Refが、図3に破線で示すように、そのまま“H”レベルを維持するようにしても構わない。

【0039】このようにして水平信号線22に順次読み出された信号電圧($V_{sigd} - V_{sig1} + V_{-Ref}$)とリファレンス電位 V_{-Ref} には、垂直出力回路21を通過する際に、ソースフォロワ回路23(図2を参照)のオフセットバラツキや水平選択スイッチ24のスイッチングに伴うノイズ成分が乗り、これらに列間でバラツキがあると、縦筋状の固定パターンノイズとなる。

【0040】ところが、水平信号線22に順次読み出された信号電圧($V_{sigd} - V_{sig1} + V_{-Ref}$)とリファレンス電位 V_{-Ref} とは、時間軸上において列単位で相前後して水平信号線22によって伝送され、水平出力回路26を経た後、CDS回路27において相関二重サンプリングが行われ、その差分がとられる。これにより、縦筋状の固定パターンノイズの一因となる垂直出力回路21における列間の回路の特性バラツキを除くことができる。

【0041】以上により、画素11の特性バラツキに起因する固定パターンノイズのみならず、サンプリングスイッチ15のスイッチングに伴うノイズ成分や、ソースフォロワ回路23(図2を参照)のオフセットバラツキや、水平選択スイッチ24のスイッチングに伴うノイズ成分などの回路の特性バラツキに起因する縦筋状の固定パターンノイズが除去された信号が得られる。

【0042】また、従来の増幅型固体撮像装置では、画素リセット前の明時の信号電圧 V_{sig1} と画素リセット後の暗時の信号電圧 V_{sigd} とが、時間軸上において列単位で相前後して伝送されるようになっていたことから、明時の信号電圧 V_{sig1} と暗時の信号電圧 V_{sigd} の間に時間マージンを確保する必要があり、その結果水平走査回路や後段のCDS回路におけるクロックの位相マージンを十分に確保できなかった。

【0043】これに対し、本発明に係る増幅型固体撮像装置では、時間軸上において列単位で信号電圧 ($V_{sigd} - V_{sigl} + V_{Ref}$) に後続するのはリファレンス電位 V_{Ref} であることから、信号電圧 ($V_{sigd} - V_{sigl} + V_{Ref}$) を読み出した後、引き続きリファレンス電位 V_{Ref} を読み出すことができる、即ち信号電圧 ($V_{sigd} - V_{sigl} + V_{Ref}$) とリファレンス電位 V_{Ref} の間に時間マージンを持たせる必要がないため、従来装置に比べて水平走査回路25や後段のCDS回路27におけるクロックの位相マージンを十分に確保できるといふ利点もある。

【0044】図5は、本発明の他の実施形態を示す概略構成図であり、図中、図1と同等部分には同一符号を付して示してある。

【0045】先の実施形態では、各列のリファレンススイッチ19に対してリファレンスパルス ϕ_{Vg-Ref} を共通に与える構成としていたのに対し、本実施形態では、各列のリファレンススイッチ19に対して各列ごとに異なるリファレンスパルス ϕ_{Vg-Ref} (\dots , $\phi_{Vg-Ref}(n)$, $\phi_{Vg-Ref}(n+1)$, \dots) を与える構成となっている。このリファレンスパルス ϕ_{Vg-Ref} (\dots , $\phi_{Vg-Ref}(n)$, $\phi_{Vg-Ref}(n+1)$, \dots) は、例えば水平走査回路25から出力される。

【0046】この他の実施形態の動作説明のためのタイミングチャートを図6に示す。このタイミングチャートにおいて、時点 t_1 ~ 時点 t_6 までの動作、即ち信号電圧をサンプルホールドするまでの動作については、先の実施形態の場合と全く同じであり、その説明については重複するので省略し、水平信号線22に信号電圧を出力する場合の動作について以下に説明する。

【0047】水平有効期間において、水平走査回路25から順次水平走査パルス ϕ_H (\dots , $\phi_H(n)$, $\phi_H(n+1)$, \dots) が出力され、時点 t_7 で n 列の垂直出力回路21における水平選択スイッチ24 (図2を参照) がオン状態となることにより、 n 列の信号電圧 ($V_{sigd} - V_{sigl} + V_{Ref}$) が垂直出力回路21を介して水平信号線22に読み出される。

【0048】次に、時点 t_8 において、 n 列のリファレンスパルス $\phi_{Vg-Ref}(n)$ が“H”レベルとなり、 n 列のリファレンススイッチ19がオン状態となることにより、リファレンス電位 V_{Ref} が n 列の垂直出力回路21を介して水平信号線22に読み出される。このとき、ダミーリファレンスパルス $\phi_{Vg-dummy Ref}$ は“H”レベルでも“L”レベルでも構わないが、本例では無駄のないようにそのまま“H”レベルを維持するものとする。

【0049】次に、時点 t_9 において、 n 列の水平走査パルス $\phi_H(n)$ が消滅し、 $n+1$ 列の水平走査パルス $\phi_H(n+1)$ が発生すると、 $n+1$ 列の水平選択スイッチ24がオン状態となり、 $n+1$ 列の信号電圧 ($V_{sigd} - V_{sigl} + V_{Ref}$) が垂直出力回路21を介して水平

信号線22に読み出される。続いて、 $n+1$ 列のリファレンスパルス $\phi_{Vg-Ref}(n+1)$ が“H”レベルとなり、 $n+1$ 列のリファレンススイッチ19がオン状態となることにより、リファレンス電位 V_{Ref} が $n+1$ 列の垂直出力回路21を介して水平信号線22に読み出される。

【0050】以降、順に同様の動作が1ライン分に亘って行われる。このようにして水平信号線22に順次読み出された信号電圧 ($V_{sigd} - V_{sigl} + V_{Ref}$) とリファレンス電位 V_{Ref} とは、時間軸上において列単位で相前後して水平信号線22によって伝送され、水平出力回路26を経てCDS回路27に供給される。そして、CDS回路27において、相関二重サンプリングが行われ、その差分がとられる。

【0051】以上により、先の実施形態の場合と同様に、画素11の特性バラツキに起因する固定パターンノイズのみならず、サンプリングスイッチ15のスイッチングに伴うノイズ成分や、ソースフォロワ回路23のオフセットバラツキや、水平選択スイッチ24のスイッチングに伴うノイズ成分などの回路の特性バラツキに起因する縦筋状の固定パターンノイズが除去された信号が得られる。

【0052】なお、上記各実施形態では、画素11から信号が電圧として出力される場合としたが、この例として、BCMDやCMDをドライブトランジスタとして用いてソースフォロワ回路を組んだ場合や、そのソースフォロワ回路の抵抗を容量に置き換えて容量負荷読み出し動作を行った場合などがある。

【0053】容量負荷読み出し動作の場合には、負荷キャパシタ16やダミーキャパシタ17をそれぞれ明時の読み出し時と暗時の読み出し時の負荷として利用する。ただし、容量負荷動作の場合、本発明の回路に明時や暗時の信号を読み出す直前に、垂直信号線13を一定電位にリセットする手段 (トランジスタなど) の付加が必要になる。

【0054】

【発明の効果】以上説明したように、本発明によれば、各画素から水平信号線に明時の信号電圧と暗時の信号電圧とを読み出す回路において、両信号電圧の読み出し経路を同一にしたことにより、画素の特性バラツキに起因する固定パターンノイズのみならず、回路の特性バラツキに起因する縦筋状の固定パターンノイズをも抑圧することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態を示す概略構成図である。

【図2】垂直出力回路の構成の一例を示す回路図である。

【図3】本発明の一実施形態の動作説明のためのタイミングチャートである。

【図4】本発明の一実施形態の動作説明図である。

【図5】本発明の他の実施形態を示す概略構成図であ

11

12

る。

【図6】本発明の他の実施形態の動作説明のためのタイミングチャートである。

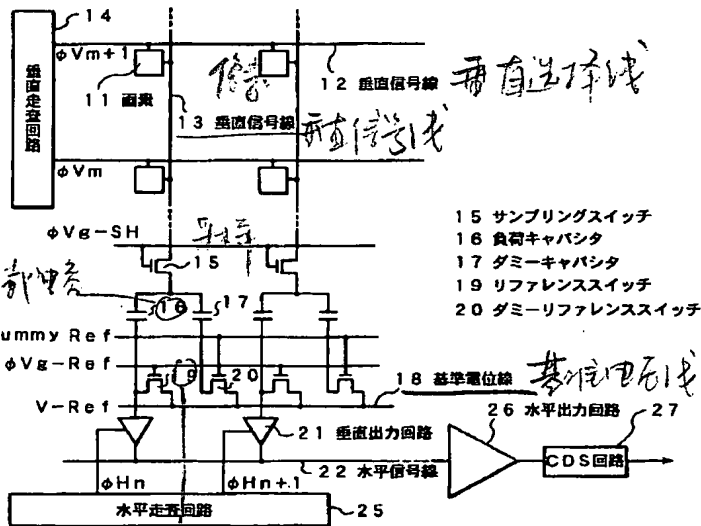
【図7】従来例を示す概略構成図である。

【符号の説明】

11 画素 13 垂直信号線 14 垂直走査回路
15 サンプリングスイッチ 16 負荷キャパシタ

17 ダミーキャパシタ 18 基準電位線
19 リファレンススイッチ 20 ダミーリファレンススイッチ
21 垂直出力回路 22 水平信号線 23 ソースフォロワ回路
24 水平選択スイッチ 25 水平走査回路 26 水平出力回路
27 CDS回路

【図1】

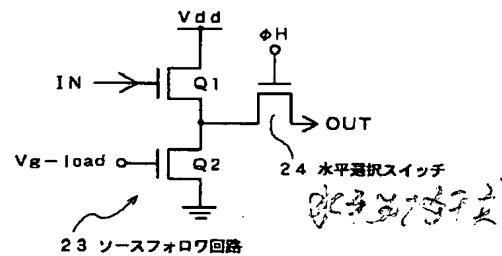


本発明の一実施形態を示す概略構成図

19. 参考開

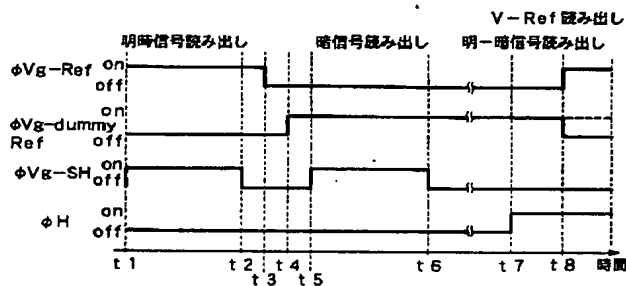
20. dummy 参考開

【図2】



垂直出力回路の一例の回路図

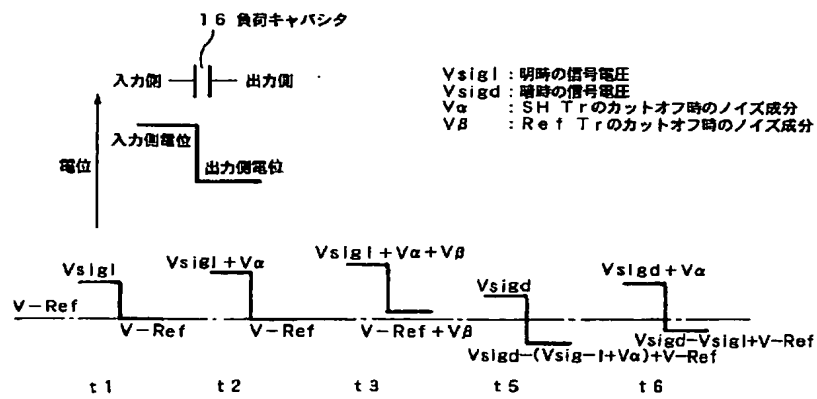
【図3】



一実施形態の動作説明のためのタイミングチャート

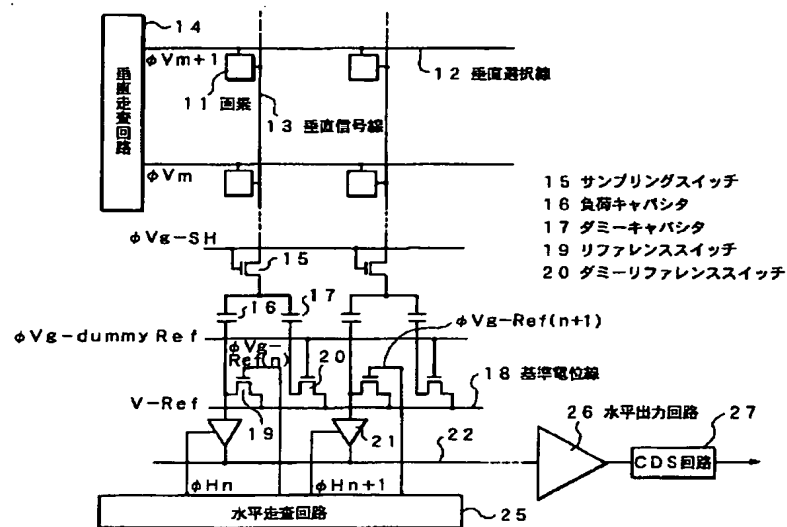
16, 17 逆起電圧発生回路 (15)

【図4】



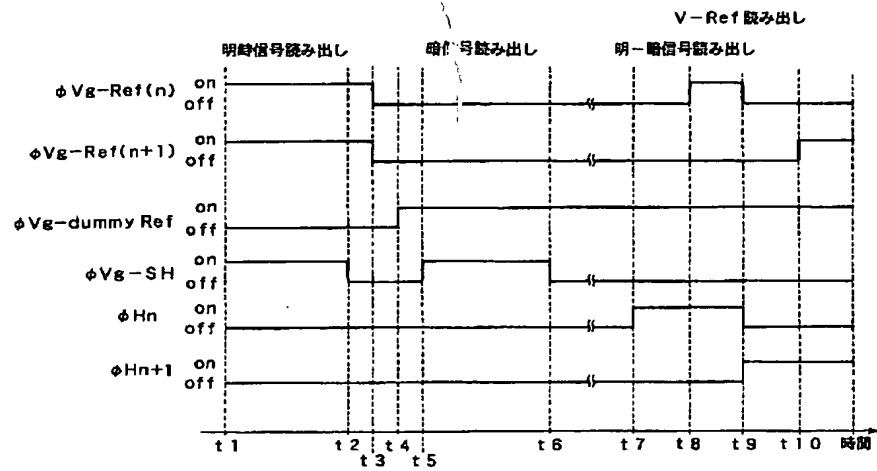
一実施形態の動作説明図

【図5】



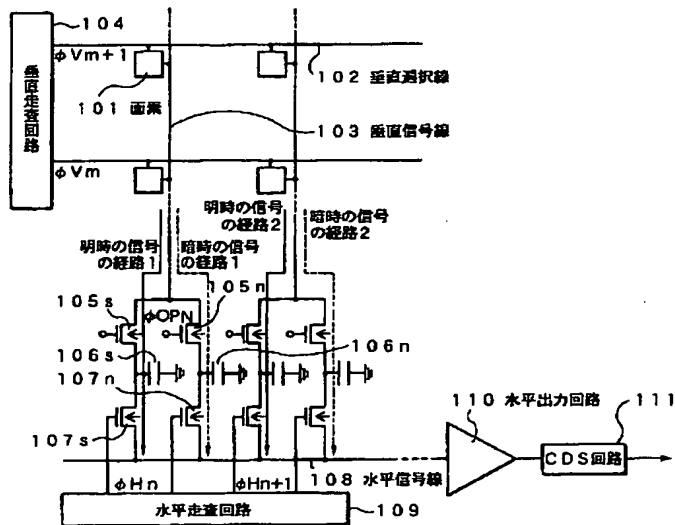
本発明の他の実施形態を示す概略構成図

【図6】



他の実施形態の動作説明のためのタイミングチャート

【図7】



従来例を示す概略構成図